



CFG 269905

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

09/748.219

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年12月13日

出 願 番 号

Application Number:

特願2000-379144

出 願 人

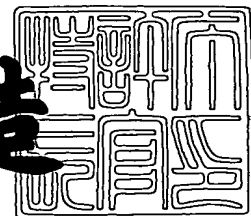
Applicant (s):

キヤノン株式会社

2001年 1月19日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3114392

【書類名】 特許願

【整理番号】 4363023

【提出日】 平成12年12月13日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/10
H01L 27/105

【発明の名称】 エリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法

【請求項の数】 37

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

【氏名】 亀島 登志男

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

【氏名】 海部 紀之

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代表者】 御手洗 富士夫

【代理人】

【識別番号】 100065385

【弁理士】

【氏名又は名称】 山下 穰平

【電話番号】 03-3431-1831

【先の出願に基づく優先権主張】

【出願番号】 平成11年特許願第371334号

【出願日】 平成11年12月27日

【手数料の表示】

【予納台帳番号】 010700

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703871

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 エリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法

【特許請求の範囲】

【請求項 1】 それぞれスイッチング素子を有する複数の画素を 2 次元的に配置し、一方向に配列された前記画素に対応する前記スイッチング素子に接続される共通線を複数有し、前記共通線に制御信号を印加して前記スイッチング素子の駆動を行うエリアセンサにおいて、

前記共通線には前記制御信号を印加する複数の駆動手段が接続されているエリアセンサ。

【請求項 2】 前記駆動手段は前記共通線の両端にそれぞれ接続される請求項 1 に記載のエリアセンサ。

【請求項 3】 前記共通線の両端にそれぞれ接続された前記駆動手段からは同じタイミングで前記制御信号が印加される請求項 2 に記載のエリアセンサ。

【請求項 4】 前記複数の駆動手段を同時に駆動可能にするため、前記複数の駆動手段の駆動を開始させるためのスタート信号入力部を前記駆動手段は有する請求項 1 に記載のエリアセンサ。

【請求項 5】 前記スイッチング素子は薄膜トランジスタであり、前記共通線は該薄膜トランジスタのゲートに接続される共通ゲート線である請求項 1 に記載のエリアセンサ。

【請求項 6】 前記画素が前記薄膜トランジスタと接続された光電変換素子を有している請求項 5 に記載のエリアセンサ。

【請求項 7】 前記画素上に波長変換体が配されている請求項 1 に記載のエリアセンサ。

【請求項 8】 それぞれ薄膜トランジスタと光電変換素子とを有する複数の画素を 2 次元的に配置し、一方向に配列された前記薄膜トランジスタのソース電極に接続される共通ソース線を複数有するエリアセンサにおいて、

前記共通ソース線には複数の信号読み出し手段が接続されているエリアセンサ

【請求項 9】 それぞれ薄膜トランジスタと光電変換素子とを有する複数の画素を 2 次元的に配置し、一方向に配列された前記薄膜トランジスタのゲート電極に接続される共通ゲート線の複数と、他方向に配列された前記薄膜トランジスタのソースまたはドレイン電極に接続される共通線の複数と、を有するエリアセンサにおいて、

前記共通線には複数の信号読み出し手段が接続されており、かつ前記共通ゲート線には複数のゲート駆動手段が接続されているエリアセンサ。

【請求項 1 0】 前記信号読み出し手段は前記共通線の両端に接続される請求項 9 に記載のエリアセンサ。

【請求項 1 1】 前記ゲート駆動手段は前記共通ゲート線の両端に接続される請求項 9 に記載のエリアセンサ。

【請求項 1 2】 前記共通線の両端にそれぞれ接続された前記信号読み出し手段からは同じタイミングで信号読み出しが行われる請求項 9 に記載のエリアセンサ。

【請求項 1 3】 前記共通ゲート線の両端にそれぞれ接続された前記ゲート駆動手段からは同じタイミングで前記制御信号が印加される請求項 1 2 に記載のエリアセンサ。

【請求項 1 4】 前記信号読み出し手段は前記共通線の両端に接続され、前記ゲート駆動手段は前記共通ゲート線の両端に接続される請求項 9 に記載のエリアセンサ。

【請求項 1 5】 前記共通線の両端にそれぞれ接続された前記信号読み出し手段からは同じタイミングで信号読み出しが行われる請求項 1 4 に記載のエリアセンサ。

【請求項 1 6】 前記共通ゲート線の両端にそれぞれ接続された前記ゲート駆動手段からは同じタイミングで前記制御信号が印加される請求項 1 4 に記載のエリアセンサ。

【請求項 1 7】 前記共通線の両端にそれぞれ接続された前記信号読み出し手段からは同じタイミングで信号読み出しが行われ、前記共通ゲート線の両端にそれぞれ接続された前記ゲート駆動手段からは同じタイミングで前記制御信号が

印加される請求項 1 4 に記載のエリアセンサ。

【請求項 1 8】 前記薄膜トランジスタはアモルファスシリコンを有する請求項 9 に記載のエリアセンサ。

【請求項 1 9】 前記光電変換素子はアモルファスセレン、 PbI_2 及びガリウムヒ素からなる群から選択される材料を有する請求項 9 に記載のエリアセンサ。

【請求項 2 0】 前記光電変換素子上に波長変換体を有する請求項 9 に記載のエリアセンサ。

【請求項 2 1】 前記ゲート駆動手段または信号読み出し手段は共通ゲート線あるいは共通ソース線と異方性接続されている請求項 9 に記載のエリアセンサ。

【請求項 2 2】 それぞれスイッチング素子を有する複数の画素を 2 次元的に配置し、該スイッチング素子を共通の共通線に接続された画素列を有するエリアセンサの駆動方法において、

前記スイッチング素子を駆動するための制御信号を前記共通線の少なくとも異なる 2 点から同時に印加し、前記共通線に印加された制御信号により前記共通の共通線に接続されたスイッチング素子を駆動することを有するエリアセンサの駆動方法。

【請求項 2 3】 同時に印加される前記制御信号は同じ印加時間を有する請求項 2 2 に記載のエリアセンサの駆動方法。

【請求項 2 4】 前記共通線に印加される制御信号は前記共通線の両端側から印加される請求項 2 2 に記載のエリアセンサの駆動方法。

【請求項 2 5】 それぞれ薄膜トランジスタと光電変換素子とを有する複数の画素を 2 次元的に配置し、一方向に配列された前記薄膜トランジスタのゲート電極に接続される共通ゲート線の複数と、他方向に配列された前記薄膜トランジスタのソースまたはドレイン電極に接続される共通線の複数とを有し、前記共通線には複数の信号読み出し手段が接続されており、かつ前記共通ゲート線には複数のゲート駆動手段が接続され、該光電変換素子上に波長変換体を有するエリアセンサ、

電磁波発生源、
該エリアセンサからの像信号を処理する画像処理手段、
該画像処理された画像を表示する表示手段、
を有する画像入力装置。

【請求項 2 6】 前記エリアセンサと前記電磁波発生源との間にグリッドを有する請求項 2 5 に記載の画像入力装置。

【請求項 2 7】 前記信号読み出し手段は、各共通線に対し個別に設けられたアンプとアナログマルチプレクサを有するアンプ I C と、A / D コンバーターと、で構成されることを特徴とする請求項 8 - 2 1 のいずれかの請求項に記載のエリアセンサ。

【請求項 2 8】 前記信号読み出し手段は、各共通線に対し個別に設けられたアンプとアナログマルチプレクサを有するアンプ I C と、A / D コンバーターと、デジタルマルチプレクサと、で構成されることを特徴とする請求項 8 - 2 1 のいずれかの請求項に記載のエリアセンサ。

【請求項 2 9】 前記信号読み出し手段は複数の前記アンプ I C を有し、各アンプ I C の出力はセレクト信号で選択、制御可能であることを特徴とする請求項 2 7 または 2 8 に記載のエリアセンサ。

【請求項 3 0】 前記信号読み出し手段で、前記アンプ I C は少なくとも偶数群および奇数群の 2 つのアナログ出力を有することを特徴とする請求項 2 7 - 2 9 のいずれかの請求項に記載のエリアセンサ。

【請求項 3 1】 前記信号読み出し手段は前記アンプ I C の偶数群、奇数群それぞれのアナログ出力に対応する A / D コンバーターを有することを特徴とする請求項 3 0 に記載のエリアセンサ。

【請求項 3 2】 前記信号読み出し手段で、前記偶数群、奇数群に対応する A / D コンバーターの出力がデジタルマルチプレクサに接続されていることを特徴とする請求項 3 1 に記載のエリアセンサ。

【請求項 3 3】 前記偶数群、奇数群のアナログ出力を入力、切り替えるための第 2 のアナログマルチプレクサを有し、

さらに第 2 のアナログマルチプレクサの出力が A / D コンバーターに接続され

ていることを特徴とする請求項 3 0 に記載のエリアセンサ。

【請求項 3 4】 前記デジタルマルチプレクサまたは第 2 のアナログマルチプレクサは出力信号が位置的に連続するように制御されていることを特徴とする請求項 3 2 または 3 3 に記載のエリアセンサ。

【請求項 3 5】 前記共通ゲート線の配線材料の比抵抗が $10 \mu \Omega \cdot \text{cm}$ 以上であることを特徴とする請求項 9 に記載のエリアセンサ。

【請求項 3 6】 前記共通ゲート線の材料がクロム、チタン、モリブデン、モリブデン-タンタル合金いずれかであることを特徴とする請求項 9 に記載のエリアセンサ。

【請求項 3 7】 前記光電変換素子の容量と前記薄膜トランジスタのオン抵抗の積とで求められる時定数 $\tau 1$ と、前記共通ゲート線の抵抗と前記共通ゲート線の寄生容量の積で求められる時定数 $\tau 2$ との間に以下の関係を有することを特徴とする請求項 9 に記載のエリアセンサ。

$$\tau 1 \geq \tau 2$$

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明はデジタルカメラ、X線撮影装置などに用いられるエリアセンサ、それを有するデジタルカメラ、X線撮影装置などの画像入力装置および該エリアセンサの駆動方法に関する。

【 0 0 0 2 】

詳しくは光電変換素子とスイッチ素子を有する画素を 2 次元的に配列したエリアセンサにおいて、各画素を駆動するための駆動信号を対向する 2 辺側から印加するようにしたエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法に関する。

【 0 0 0 3 】

【従来の技術】

光電変換素子とスイッチ素子を有する画素を 2 次元的に配列したエリアセンサの一例を、図 1 1 ～図 1 3 を用いて説明する。

【 0 0 0 4 】

図 1 1 は光電変換素子とスイッチ素子を画素に有するエリアセンサの一例の模式的回路図である。図 1 2 (a) はエリアセンサのゲートラインの等価回路図、図 1 2 (b) 及び図 1 2 (c) はゲートドライバからゲートラインに印加された駆動波形の状態を説明するための図で、図 1 2 (b) 及び図 1 2 (c) それぞれ図 1 1 及び図 1 2 (a) における A 点及び B 点における駆動波形（ゲートパルス）の形状を説明するための概念図であり、図 1 3 はエリアセンサにおけるゲートドライバの駆動の一例を説明するタイミング図である。

【 0 0 0 5 】

図 1 1 に示されるエリアセンサの各画素 S は光電変換素子（ここではフォトダイオード）PD と薄膜トランジスタ（TFT） T_r により夫々構成されている。フォトダイオード PD のカソード電極はバイアスライン V_s に接続され電源 3 によりバイアス電圧が印加されている。薄膜トランジスタ T_r のソース電極は画素列ごとにそれぞれデータライン $Sig1 \sim SigN$ に接続され、薄膜トランジスタ T_r のゲート電極は画素行ごとにそれぞれゲートライン $Vg1 \sim VgN$ に接続されている。この例においてエリアセンサの駆動に必要な配線はバイアスライン V_s 、データライン $Sig1 \sim SigN$ 、ゲートライン $Vg1 \sim VgN$ である。またフォトダイオード PD のアノード電極と薄膜トランジスタ T_r のドレイン電極は各画素で相互に接続されている。この例ではデータライン $Sig1 \sim SigN$ は垂直方向に、ゲートライン $Vg1 \sim VgN$ は図中水平方向にそれぞれ配置されている。さらに各データライン $Sig1 \sim SigN$ は読み出し装置 1 に接続されている。一般的に読み出し装置 1 はデータライン $Sig1 \sim SigN$ がそれぞれ接続されるアンプ 1 a、各アンプ 1 a からの信号が入力されるアナログマルチプレクサ 1 b などにより構成される。一方、各ゲートライン $Vg1 \sim VgN$ はゲートドライバ 2 に接続される。一般的にゲートドライバ 2 はシフトレジスタなどにより構成される。

【 0 0 0 6 】

各画素で光電変換された像情報はデータライン $Sig1 \sim SigN$ を通じて読み出し装置 1 に転送され、1 ゲートラインごとにシリアル信号として出力される

【 0 0 0 7 】

上記エリアセンサではゲートドライバと読み出し装置が、それぞれ画素が配列された受像領域となる矩形領域の一边でのみ接続されている。

【 0 0 0 8 】

【発明が解決しようとする課題】

しかしながら、このような接続関係とされたエリアセンサでは、ゲートラインあるいはデータラインに断線が生じた場合、断線から先の画素の駆動あるいは画素からの信号の転送ができないという課題を有していた。

【 0 0 0 9 】

また、断線が生じていない場合であっても、上記エリアセンサのゲートラインは抵抗を有している。特に、受像領域が大面積化されたり、画素配置が高細密化されてゲートライン幅が細くされたりした場合は、その抵抗が実質的に無視できない場合が生じる。上記エリアセンサのゲートラインはゲートライン自身の抵抗 R_{vg} とゲートラインの寄生容量 C_{vg} とにより等価回路的に図 1 2 (a) のように表すことができる。従って図 1 1 中ゲートライン V_{gN} の A に印加されたゲートパルス (図 1 2 (b)) は抵抗 R_{vg} 、寄生容量 C_{vg} により、ゲートライン V_{gN} の B では信号に遅延が生じてしまい、図 1 2 (c) に示すように波形が変形し、しきい値 (閾値) 電圧 V_{th} を超える部分の波長幅が変化してしまう。一般に T F T を O N して電荷を転送するにはしきい値電圧 V_{th} を超えた電圧が印加される時間が時間 T_b 以上必要である。ここで説明したような波形の遅延が生じると、この閾値電圧 V_{th} を超える時間が短くなるのでもとのパルス幅の時間 T_a を長く設定して電荷転送に必要な時間 T_b を確保しなくてはならない。

【 0 0 1 0 】

図 1 3 の駆動タイミング図に示すようにエリアセンサ全体を駆動するにはこの遅延のために、 $(T_a - T_b) \times N$ (N はライン数) だけの余分な時間が必要となる。これはエリアセンサをよりいっそう高速で駆動するための妨げとなる場合がある。

【 0 0 1 1 】

このようにエリアセンサではゲートライン、データラインに断線が生じた場合に断線から先の駆動あるいは信号の転送ができないだけでなく、高速駆動を行うためにも改善の余地を有していた。

【 0 0 1 2 】

(発明の目的)

本発明はエリアセンサにおける上述の問題点を鑑みてなされたものであり、断線の影響がなくさらに高速駆動に適したエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供することを目的としている。

【 0 0 1 3 】

また、本発明は、ゲートラインやデータラインのような受像領域を横断する配線の断線によって生じるような駆動不良やデータ取得ができなくなるといったような不具合が無く、安定した像情報の出力を行うことができ、信頼性に富んだエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供することを目的とする。

【 0 0 1 4 】

加えて、本発明は、所望の駆動波形を供給することができ、高速で駆動することが可能となり、結果として動画取得にも適したエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を実現することを目的とする。

【 0 0 1 5 】

更に、本発明は、より大面積の受像領域を有するエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供でき、大面積化による駆動速度の低下も生じないかむしろ向上させることができ、あるいは、小面積の受像部を有するエリアセンサを組み合わせた場合に比べても、その駆動速度の低下を最小限にすることが可能であり、加えて、より高精細な読み取りや表示を可能にするエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供することを目的とする。

【 0 0 1 6 】

【課題を解決するための手段】

本発明は、それぞれスイッチング素子を有する画素の複数を２次元的に配置し、一方向に配列された前記画素に対応する前記スイッチング素子に共通に接続される共通線を複数有し、前記共通線に制御信号を印加して前記スイッチング素子の駆動を行うエリアセンサにおいて、前記共通線には前記制御信号を印加する複数の駆動手段が接続されているエリアセンサを提供することを目的とする。

【００１７】

また本発明は、それぞれ薄膜トランジスタと光電変換素子とを有する画素の複数を２次元的に配置し、一方向に配列された前記薄膜トランジスタのソース電極に接続される共通ソース線を複数有するエリアセンサにおいて、前記共通ソース線には複数の信号読み出し手段が接続されているエリアセンサを提供することを目的とする。

【００１８】

また本発明は、それぞれ薄膜トランジスタと光電変換素子とを有する画素の複数を２次元的に配置し、第一の方向に配列された前記薄膜トランジスタのゲート電極に接続される共通ゲート線の複数と、該第一の方向とは別の第二の方向に配列された前記薄膜トランジスタのソース電極に接続される共通ソース線の複数と、を有するエリアセンサにおいて、前記共通ソース線には複数の信号読み出し手段が接続されており、かつ前記共通ゲート線には複数のゲート駆動手段が接続されているエリアセンサを提供することを目的とする。

【００１９】

また、本発明は、それぞれ薄膜トランジスタと光電変換素子とを有する複数の画素を２次元的に配置し、一方向に配列された前記薄膜トランジスタのゲート電極に接続される共通ゲート線の複数と、他方向に配列された前記薄膜トランジスタのソースまたはドレイン電極に接続される共通線の複数とを有し、前記共通線には複数の信号読み出し手段が接続されており、かつ前記共通ゲート線には複数のゲート駆動手段が接続され、該光電変換素子上に波長変換体を有するエリアセンサ、電磁波発生源、該エリアセンサからの像信号を処理する画像処理手段、該画像処理された画像を表示する表示手段とを有する画像入力装置を提供すること

を目的とする。

【 0 0 2 0 】

加えて本発明は、それぞれスイッチング素子を有する複数の画素を2次元的に配置し、該スイッチング素子を共通の共通線に接続された画素列を有するエリアセンサの駆動方法において、前記スイッチング素子を駆動するための制御信号を前記共通線の少なくとも異なる2点から同時に印加し、前記共通線に印加された制御信号により前記共通の共通線に接続されたスイッチング素子を駆動することを有するエリアセンサの駆動方法を提供することを目的とする。

【 0 0 2 1 】

このような構成による本発明によれば断線によって一ライン全体が駆動できなくなるといような不都合をなくすることが可能になり、また、より高速で駆動することが可能なエリアセンサを提供することができる。

【 0 0 2 2 】

また、本発明によれば、より高精度な画像情報の読み取りを図ることができる。さらに、本発明によれば、より高速の駆動が可能になるため動画の取得も行うことが可能になる。その結果、X線透過画像の読み取りに際しても、物体の動きや対象物の連続的な観察をリアルタイムに行うことが可能になる。したがって、作業効率が格段に向上するばかりか、医療、構造解析やセキュリティーチェックに際しては、検査時間を減少したり、検査精度を一段と向上させたりすることが可能になり、よりの確な判断、診断を行うことが可能になる。

【 0 0 2 3 】

なお、本発明において、各画素には共通的に或いは個別的に光電変換素子が設けられる。共通的に設けられる場合は、各画素ごとにその光電変換情報がクロストークしないように調整されることが好ましい。光電変換素子は非晶質半導体、例えばアモルファスシリコン、を利用することがより大面積化のために好適である。光電変換素子はダイオード型、光導電型、トランジスタ型のいずれであっても使用することが可能である。

【 0 0 2 4 】

もちろん、光電変換素子はこれら構造に特定されるわけでない。また、コンデ

ンサー構造と光導電型素子を一体化したようなM I S型構造としてもよいものである。この場合は、光電変換された画像情報を非破壊に読み出しすることが可能になったり、光電変換期間の調整による蓄積時間の調整で実質的に感度を調整したりすることも可能になる。

【 0 0 2 5 】

あるいは、X線などの電磁波を直接光電変換可能にするために、アモルファスセレン、 PbI_2 あるいはガリウムヒ素などを光電変換部に用いることもできる。

【 0 0 2 6 】

エリアセンサのゲート駆動手段または信号読み出し手段は、共通ゲート線あるいは共通ソース線と、例えば異方性導電樹脂を用いた配線接続である異方性接続で接続されてよく、これによって大面積化を図るに際して、その作製にかかる手間をより減少することができる。

【 0 0 2 7 】

スイッチング素子としては薄膜トランジスタが好適に使用できる。

【 0 0 2 8 】

【実施例】

以下、本発明の実施例について図面を用いて詳しく説明する。

【 0 0 2 9 】

<第1の実施例>

図1は本発明のエリアセンサの一例を説明するための模式的回路図である。なお図11と同一構成部材については同一符号を付する。図2(a)及び図2(b)はそれぞれ第1の実施例におけるエリアセンサの動作の一例を説明するタイミング図である。

【 0 0 3 0 】

図11に示した例と同様にエリアセンサの各画素SはフォトダイオードPDと薄膜トランジスタ(TFT) T_r により構成されている。フォトダイオードPDのカソード電極はバイアスライン V_s に接続され電源3によりバイアス電圧が印加されている。薄膜トランジスタ T_r のソース電極は画素列ごとにそれぞれデー

タライン $S i g 1 \sim S i g N$ に接続され、薄膜トランジスタ $T r$ のゲート電極は画素行ごとにそれぞれゲートライン $V g 1 \sim V g N$ に接続されている。フォトダイオード $P D$ のアノード電極と薄膜トランジスタ $T r$ のドレイン電極は各画素で相互に接続されている。さらに各データライン $S i g 1 \sim S i g N$ はアンプ $1 a$ 、アナログ・マルチプレクサ $1 b$ などにより構成される読み出し装置 1 に接続されている。ここで留意すべきは各ゲートライン $V g 1 \sim V g N$ がシフトレジスタなどにより構成される第 1 のゲートドライバ 2 と該第 1 のゲートドライバ 2 が配置される側に対向して配置される第 2 のゲートドライバ 6 の両方に接続される点である。

【 0 0 3 1 】

図 $2(a)$ 及び図 $2(b)$ はそれぞれ図 1 における第 1 のゲートドライバ 2 および第 2 のゲートドライバ 6 がそれぞれゲートライン $V g 1 \sim V g N$ に印加するゲートパルスのタイミング図の一例を示している。図 1 、図 $2(a)$ 及び図 $2(b)$ で明らかなように、本実施例では各ゲートライン $V g 1 \sim V g N$ が第 1 のゲートドライバ 2 および第 2 のゲートドライバ 6 に接続され、かつ両方のゲートドライバ $2, 6$ から同時に同じパルス幅のゲートパルスが印加されている。

【 0 0 3 2 】

両方のゲートドライバの駆動タイミングは、両方のゲートドライバの駆動開始信号（スタート信号）を同時に入力することで同調することができる。もちろん、共通のクロック信号に基づいて駆動を制御されることはより好ましい。ゲートドライバには駆動開始信号（スタート信号）を受けて駆動を開始させるためのスタート信号入力部を設ける。

【 0 0 3 3 】

この構成によりゲートラインに断線が生じても、どちらか一方のゲートドライバからゲートパルスを印加することが可能になる。これによって、ゲートライン断線を原因とする、そのゲートラインに接続された画素からの信号転送ができなくなり像情報の読み取りが不良になるような不具合が生じない。

【 0 0 3 4 】

また各ゲートラインに同時にゲートパルスが印加されるため、実質的にゲート

ラインの抵抗および寄生容量が低減されることになりゲートパルスの遅延が軽減され、これにより駆動の高速化を図ることが可能となる。

【 0 0 3 5 】

本発明のエリアセンサのゲートラインに用いられるメタル材料の例と、それぞれを成膜形成した場合の比抵抗の例を表 1 に示す。

【 0 0 3 6 】

【表 1】

Electric Resistivity

Metal	Resistivity($\mu \Omega \cdot \text{cm}$)
Cr	50
Ti	200
Mo	50
Mo-Ta	50

この表 1 から例えば、ゲートラインのメタル材料をクロムとし、膜厚1000Å、配線幅10 μm 、線長20cmの場合ゲートライン抵抗すなわちRvgは100k Ω に及ぶ。すなわちクロム、チタン、モリブデン、モリブデン-タンタル合金などをゲートラインの配線に用いた場合、一般に配線抵抗Rvgは数十～百k Ω となる。

【 0 0 3 7 】

またゲートラインの寄生容量Cvgは一般に数十pF～数百pFとなる場合があり、RvgとCvgによる時定数は数 μsec となる。

【 0 0 3 8 】

これは例えばゲートラインの総数が1000本の場合、遅延時間が全体として数msとなり、高速化のために無視できない。しかしながら本発明の構成にすることにより、実質的にRvgとCvgをそれぞれ1/2にすることができ、時定数としては1/4となる。

【 0 0 3 9 】

したがって本発明は、メタル配線の材料がクロム、チタン、モリブデン、モリブデン-タンタル合金など比抵抗が $10\mu\Omega\cdot\text{cm}$ を越える場合に特に有効である。図12に示すように、TFT（薄膜トランジスタ）をオンして電荷を転送するためには一定の時間 T_b 以上が必要である。この時間 T_b は図14及び図15で示すように、光電変換素子PDの容量 C_{pd} とTFTのオン抵抗 R_{on} の積である時定数 τ_1 により決定される。ちなみに図14は画素および読み出し装置を表し、図15は電荷転送を説明する等価回路である。

【 0 0 4 0 】

一方で図12(c)で示されるようなゲートラインのパルス波形のなまりは、ゲートライン V_g の抵抗 R_{vg} とゲートライン寄生容量 C_{vg} の積である時定数 τ_2 で決まる。本実施例でゲートパルスゲートを線の両端から印加し、

$$\tau_1 \geq \tau_2$$

の関係を満たすようにすることは望ましい。

【 0 0 4 1 】

すなわち、このように $\tau_1 \geq \tau_2$ の関係を実現することにより、ゲートパルスのなまりが実質的に全体のスピードに対して大きな影響を与えないようにできる。

【 0 0 4 2 】

ここで説明した R_{vg} はゲートラインの両端間（図16のA点およびB点）の抵抗を測定することで求めることができる。また C_{vg} はゲートラインの集中定数的な寄生容量である。 C_{vg} や R_{vg} を直接測定できない場合は、図16に示すように、ゲートラインの中央（C点）でゲートパルスの波形を観察しそこから時定数 τ_2 を求めることができる。

【 0 0 4 3 】

さらに本発明は、ノイズの低減にも効果がある。すなわち、ゲートラインには抵抗に応じた熱雑音が生じている。また図16に示すようにゲートライン V_g とデータライン Sig は容量結合を有している。これはゲートラインの熱雑音が容量結合を介してデータラインに伝搬しランダムノイズの原因となることを示す。本発

明ではゲートラインを両側から駆動することにより実質的に R_{vg} を減じている。
すなわち R_{vg} に起因する熱雑音の影響を減じている。

【0044】

＜第2の実施例＞

図3は本発明のエリアセンサの別の一例を説明するための模式的回路図である。
なお図11と同一構成部材については同一符号を付する。

【0045】

本実施例においても、前述した第1実施例と同様にエリアセンサの各ゲートライン $V_{g1} \sim V_{gN}$ はその一端に第1のゲートドライバ2および対向する他端に第2のゲートドライバ6をそれぞれ接続し、図2(a)及び図2(b)で説明されたように両方のゲートドライバ2, 6から同時にゲートパルスが印加される。

【0046】

また、本実施例では、ゲートライン $V_{g1} \sim V_{gN}$ に加え、各データライン $S_{ig1} \sim S_{igN}$ が各データライン $S_{ig1} \sim S_{igN}$ の一端に第1の読み出し装置1および対向する他端に第2の読み出し装置8を配置し、それ等読み出し装置2, 8の両方に接続されている。第2の読み出し装置8は第1の読み出し装置1と同様にアンプ8a、アナログ・マルチプレクサ8bなどにより構成されている。

【0047】

データライン $S_{ig1} \sim S_{igN}$ を通して読み出された各画素で光電変換されたデータはそれぞれアンプ1a及びアンプ8aを介してそれぞれのアナログ・マルチプレクサ1b, 8bに出力される。

【0048】

このような接続構造とすることで、ゲートラインあるいはデータラインに断線が生じても、信号を供給し、読み出すことができるため断線による不具合が生じない。すなわち、データラインに断線が生じた場合に、断線箇所より図中上の画素からのデータは第1の読み出し装置1により、断線箇所より図中下の画素からのデータは第2の読み出し装置8により読み出すことができる。なお、第1の読み出し装置1の読み出しのタイミングと第2の読み出し装置8の読み出しのタイ

ミングとは、同じでも異なるようにしてもよい。

【 0 0 4 9 】

ゲートラインの駆動については、実施例 1 で説明したように同時に行うことで実質的に抵抗及び寄生容量を減少することができるため、高速駆動を可能にする。また、ゲートラインが断線した場合は、いずれかのゲートドライバから駆動信号が供給されるのでゲートライン断線による問題は生じない。

【 0 0 5 0 】

＜第 3 の実施例＞

図 4 は X 線撮像システムの X 線撮像装置内に設けられたエリアセンサである光電変換素子パネル部の構成の一例を示す模式的構成図である。

【 0 0 5 1 】

光電変換素子パネルは、1 枚のガラス基板のような少なくとも表面が絶縁性の基板上に光電変換素子と電荷を転送するための薄膜トランジスタのペアを有する画素 S E がアレー状に構成されている。各画素からの像情報を担う信号は、二次元に配された画素群を図中左右の二つの領域に分け、それぞれの領域ごとに左右に複数の共通信号線（データライン）を引き出している。

【 0 0 5 2 】

図中、上下方向には複数の共通ゲート線（ゲートライン）が配線され、各々の共通ゲート線には上下の端部に 2 つのゲート駆動用のシフトレジスタ（ゲートドライバとなる）が接続されている。上下に配されたシフトレジスタは図示していないコントロール回路により同時に同じタイミングで駆動され 1 本のゲート線に一致したゲートパルスを印加するよう動作する。

【 0 0 5 3 】

本実施例ではゲート線は 2 つの群に分けられた画素群に分かれており、図中左半分の画素群に対応したゲート線群（1 ～ 1 4 4 0）と図中右半分の画素群に対応したゲート線群（1 4 4 1 ～ 2 8 8 0）で構成されている。各ゲート線群からは 1 本ずつのゲート線が選択され、それらにゲートパルスが供給される。したがって、光電変換パネル全体で見れば、同時に 2 本のゲート線にゲートパルスが印加され、これにより転送される電荷を左右の 2 組の、アンプとマルチプレクサ群

を有する回路で構成されたアンプ&マルチプレクサ群（読み出し装置となる）でそれぞれ同時に処理できる構成になっている。

【 0 0 5 4 】

この構成により、パネル全面を読みとるのに 1 / 2 の時間ですむと同時に、共通信号線の長さや容量を実質的に 1 / 2 に構成できるためノイズの少ない高速読み取りが可能で、高感度の X 線撮像システムを構成できる。

【 0 0 5 5 】

一つのシフトレジスタは、例えば、6 個の IC (2 4 0 b i t / IC) で構成される。画像受像領域の周囲、つまり、図中上右側、上左側、下右側、下左側にそれぞれシフトレジスタが設けられ、合計 4 つのシフトレジスタが配されることになる。したがって、シフトレジスタに用いられる IC はその周囲に計 2 4 個配置されている。

【 0 0 5 6 】

読取装置は実際にはアンプとマルチプレクサの両機能が集積化されたアンプ IC を有する。アンプ IC は撮像領域の左右にそれぞれ 9 個、計 1 8 個、配されている。アンプ IC (A m p IC) (2 5 6 A m p / IC) は 2 5 6 ラインのデータラインに対応して設けられている。本実施例におけるアンプ IC は電流積分タイプを用いている。また、図中 B で示したアンプとマルチプレクサを有するアンプ IC 群の部分（読取装置の部分）はたとえば以下に説明されるような 3 つの接続のタイプとすることができる。

【 0 0 5 7 】

3 つのタイプの概略的回路構成の一例を図 5、図 6、図 7 にそれぞれ示す。

【 0 0 5 8 】

図 5 は 9 個のアンプ IC の出力を一つに接続し、1 個の A / D 変換回路に入力している。各アンプ IC の出力は IC セレクト信号で制御され、どれか 1 個のアンプ IC の出力が A / D 変換回路に入力される。A / D 変換回路に入力されたアナログ出力はここでデジタル信号に変換されて出力される。ここでは、複数のアンプ IC は使っているものの全体として 1 つの大きなマルチプレクサ（2 2 6 0 入力、1 出力）を構成している。

【 0 0 5 9 】

次に図 6 に示される回路構成を説明する。ここではセンサ信号を転送するためのデータラインが該データラインの奇数群と偶数群に分けた各アンプに接続されている。各アンプからの出力は、図 5 に示される回路構成と同様にサンプルホールド回路を通してそれぞれ奇数群と偶数群のアンプ（またはデータライン）に対応したアナログ・マルチプレクサに送られる。したがってアンプとマルチプレクサを有するアンプ IC はデータラインの奇数または偶数に対応して配され、それらアンプ IC からはそれぞれ奇数群の出力と偶数群の出力の 2 つのアナログ信号がそれぞれ別に出力される。奇数群出力、偶数群出力はそれぞれ奇数、偶数に対応した A/D 変換回路に入力されるようにそれぞれ接続される。

【 0 0 6 0 】

結果として、図 6 に示される構成では、奇数群のアンプ IC と偶数群のアンプ IC では奇数群と偶数群に対応した 2 種のマルチプレクサが構成されている。奇数及び偶数に対応したそれぞれの A/D 変換回路からのデジタル出力はデジタル・マルチプレクサで合成されてひとつの連続するデジタル信号として出力される。

【 0 0 6 1 】

図 7 は、図 6 の様にアンプ IC からは奇数群と偶数群とに区別された 2 本のアナログ信号が出力される。ここでは、これら偶数群と奇数群に対応したアナログ出力をそれぞれ 1 つのアナログ・マルチプレクサ（2 入力、1 出力）に入力し 1 つのアナログ出力を得ている。これは図 5 と同様に 1 つの大きなマルチプレクサ（2 2 6 0 入力、1 出力）が構成されていると考えられる。アナログ・マルチプレクサからのアナログ出力は A/D 変換回路に入力され、デジタル出力に変換されて信号出力される。

【 0 0 6 2 】

図 8 に、図 4 に示されるエリアセンサを有する画像入力装置の一例として、X 線撮像システムに適用した例を示す。また、図 9 に、エリアセンサを用いた X 線撮像装置の X 線を波長変換してエリアセンサで検出可能な波長に変換する場合の一例を示す。

【 0 0 6 3 】

図 8 は本発明のエリアセンサを用いた X 線撮像装置の X 線撮像システムへの応用例を示す図である。

【 0 0 6 4 】

電磁波発生源としての X 線チューブ 6 0 5 0 で発生した X 線 6 0 6 0 は患者あるいは被検体 6 0 6 1 の胸部などの観察部分 6 0 6 2 を透過し、波長変換体としてシンチレータを上部に実装したエリアセンサ（光電変換装置） 6 0 4 0 に入射する。この入射した X 線には被検体 6 0 6 1 の内部の情報が含まれている。X 線の入射に対応してシンチレータは発光し、これを光電変換して、電気的情報を得る。この情報はデジタルに変換されイメージプロセッサ 6 0 7 0 により画像処理され制御室（コントロールルーム）のディスプレイ 6 0 8 0 で観察できる。

【 0 0 6 5 】

また、この情報は電話回線や無線 6 0 9 0 等の伝送手段により遠隔地などへ転送でき、別の場所のドクタールームなどでディスプレイ 6 0 8 1 に表示もしくはフィルムなどの出力により遠隔地の医師が診断することも可能である。得られた情報はフィルムプロセッサなどの記録手段 6 1 0 0 により光ディスク、光磁気ディスク、磁気ディスクなどの各種記録材料を用いた記録媒体、フィルムや紙などの記録媒体 6 1 1 0 に記録や保存することもできる。

【 0 0 6 6 】

なお、前述した X 線撮像装置は特に医療用に限定されず、非破壊検査等の用途にも用いることができる。

【 0 0 6 7 】

医療診断用や内部検査用のような非破壊検査に用いられている X 線撮像装置では、上述した如く X 線を人体などの被検体に曝射させ被検体を透過した X 線を蛍光体などの波長変換体によりエリアセンサが検出可能な光に変換して、その光を光電変換素子などの光電変換部に照射して像情報を担う電気信号に変換している。

【 0 0 6 8 】

図 9 は、このような X 線撮像装置の一例を示す概略的構成図である。図 9 にお

いて、501はX線源、502はX線源501から放出されたX線が曝射される人体（患者）などの被検査体、503はX線を吸収する物質とX線を透過する物質を交互に配置した、散乱されたX線成分を除去し解像度を良くするためのグリッドである。504は波長変換体で、照射された電磁波を光電変換素子が感知できる波長の光にその波長を変換するために設けられる。通常これは、X線を吸収し光電変換素子が光電変換できる波長の光を発光するシンチレータが用いられ、より具体的にはCsI（沃化セシウム）、 Gd_2O_2S 、などの蛍光体を好適に使用することができる。505は波長変換体504からの光を受けるエリアセンサである。本発明のエリアセンサはこの部分に適用することができる。

【0069】

エリアセンサの構成は、上述したように、一般的に知られる光電変換素子をマトリクス状に配置したものが使用できる。例えば、特開平8-116044号公報などに開示されるような構成のものを使用することができる。

【0070】

例えば、図10に示されるように、ガラスなどの少なくとも表面が絶縁性とされた基板1310上に順に第1の電極1301、絶縁層1302、アモルファスシリコンなどの光導電層1303、オーミックコンタクト層1304、電極層1305を有する構成の光電変換素子S11は、薄膜トランジスタ素子（TFT）T11と同じ順で各層が積層された構成となっているので、それら素子を同時に一つの基板上に形成することが可能である。光電変換素子S11の第1の電極1310はTFTのゲート電極、絶縁層1301はゲート絶縁膜、光導電層1302は半導体層、 n^+ 層などのオーミックコンタクト層1304はオーミックコンタクト層、電極層1305はソースまたはドレイン電極にそれぞれ用いられる。

【0071】

また、図中、1306は窒化シリコン（SiN）などの保護層であり、1307はCsIなどの波長変換体である。SIGはデータラインである。

【0072】

このような同一積層構成の素子により画素が形成される場合は、受像領域の大面积化、製造コストの低減に有利である。また、上記構成の光電変換素子は像の

情報を持つX線が入射されることによりこれに対応した電荷を発生し素子内に電荷を蓄積することができるので非破壊的に情報を読み出すこともでき、駆動方法の豊富なバリエーションに対応可能であるという点でも好ましいものである。

【 0 0 7 3 】

【発明の効果】

以上説明したように、本発明によればゲートラインやデータラインのような受像領域を横断する配線の断線によって生じるような駆動不良やデータ取得ができなくなるといったような不具合が無く、安定した像情報の出力を行うことができ、信頼性に富んだエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供することができる。

【 0 0 7 4 】

また、本発明によれば、所望の駆動波形を供給することができるので高速で駆動することが可能となり、結果として動画取得にも適したエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を実現することができる。

【 0 0 7 5 】

また、本発明によれば、より大面積の受像領域を有するエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供でき、大面積化による駆動速度の低下も生じないかむしろ向上させることができ、あるいは、小面積の受像部を有するエリアセンサを組み合わせた場合に比べても、その駆動速度の低下を最小限にすることが可能であり、加えて、より高精細な読み取りや表示を可能にするエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供することができる。

【 0 0 7 6 】

本発明によれば、信号読み出し手段が、各データラインに対し個別に設けられたアンプとアナログ・マルチプレクサを有するアンプICと、A/Dコンバータと、で構成されることにより、高速、高精度で信号を読み出すことが可能なエリアセンサが実現できる。

【 0 0 7 7 】

さらに本発明によれば、各アンプ I C の出力はセレクト信号で選択、制御可能であることにより、任意の順序で信号を読み出すことが可能なエリアセンサが実現できる。

【 0 0 7 8 】

さらに本発明によれば、各アンプ I C の出力を偶数群、奇数群に分けて構成するために、より高速の読み出しが可能なエリアセンサが実現できる。

【 0 0 7 9 】

さらに本発明によれば、各アンプ I C の出力を偶数群、奇数群に分けて構成し、マルチプレクサ動作（選択動作）させることにより信号の並び替えが不要で、画像処理が容易なエリアセンサが実現できる。

【 0 0 8 0 】

さらに本発明によればゲートラインの配線抵抗に起因するランダムノイズを減じ、高い SN 比を実現することができる。

【図面の簡単な説明】

【図 1】

エリアセンサの一例を説明するための模式的回路図である。

【図 2】

（a）及び（b）はエリアセンサの動作の一例を説明するタイミング図である。

【図 3】

エリアセンサの一例を説明するための模式的回路図である。

【図 4】

エリアセンサである光電変換素子パネル部の構成の一例を示す模式的構成図である。

【図 5】

読み出し装置部分の回路構成を説明するための概略的回路構成図である。

【図 6】

読み出し装置部分の回路構成を説明するための概略的回路構成図である。

【図 7】

読み出し装置部分の回路構成を説明するための概略的回路構成図である。

【図 8】

画像入力装置の応用例を説明するシステム構成図である。

【図 9】

画像入力装置の概略構成図である。

【図 1 0】

エリアセンサの画素部の一例を説明するための模式的断面図である。

【図 1 1】

光電変換素子とスイッチ素子を画素に有するエリアセンサの一例の模式的回路図である。

【図 1 2】

(a) はエリアセンサのゲートラインの等価回路図、(b) 及び (c) は各点における駆動波形 (ゲートパルス) の概念図である。

【図 1 3】

エリアセンサにおけるゲートドライバの駆動の一例を説明するタイミング図である。

【図 1 4】

画素および読み出し装置を表す回路図である。

【図 1 5】

電荷転送を説明する等価回路である。

【図 1 6】

ノイズの低減効果を説明するための図である。

【符号の説明】

- 1 第 1 の読み出し装置
 - 1 a アンプ
 - 1 b アナログ・マルチプレクサ
- 2 第 1 のゲートドライバ
- 3 電源
- 6 第 2 のゲートドライバ

8 第2の読み出し装置

5 0 1 X線源

5 0 2 被検査体

5 0 3 グリッド

5 0 4 波長変換体

5 0 5 エリアセンサ

1 3 1 0 基板

1 3 0 1 第1の電極

1 3 0 2 絶縁層

1 3 0 3 光導電層

1 3 0 4 オーミックコンタクト層

1 3 0 5 電極層

1 3 0 6 保護層

1 3 0 7 波長変換体

6 0 5 0 X線チューブ

6 0 6 0 X線

6 0 6 1 患者あるいは被検体

6 0 6 2 観察部分

6 0 4 0 エリアセンサ（光電変換装置）

6 0 7 0 イメージプロセッサ

6 0 8 0 ディスプレイ

6 1 0 0 記録手段

6 1 1 0 記録媒体

S 1 1 光電変換素子

T 1 1 薄膜トランジスタ素子（TFT）

S I G データライン

S 画素

P D 光電変換素子（ここではフォトダイオード）

T r 薄膜トランジスタ（TFT）

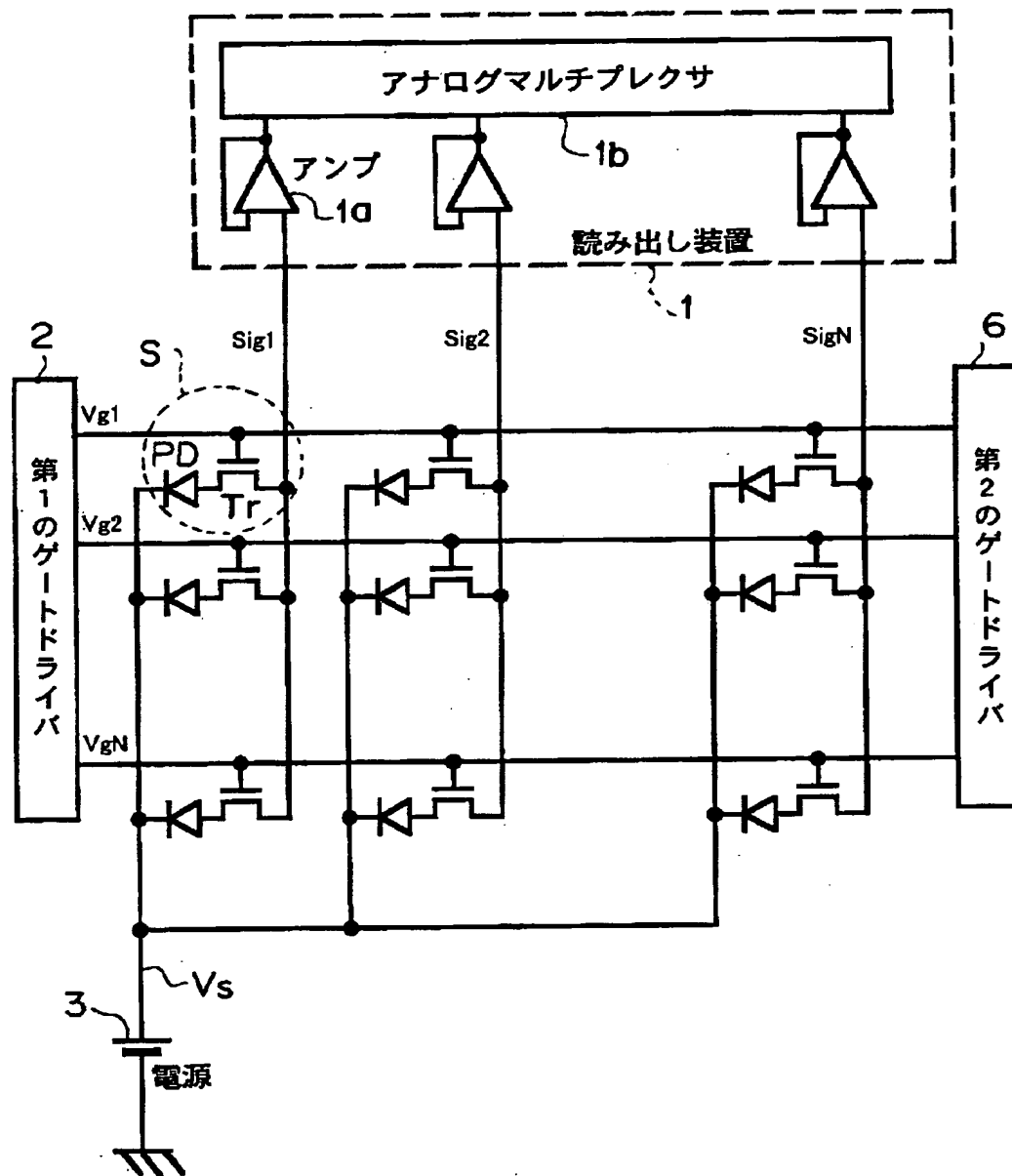
V s バイアスライン

S i g 1 ~ S i g N データライン

V g 1 ~ V g N ゲートライン

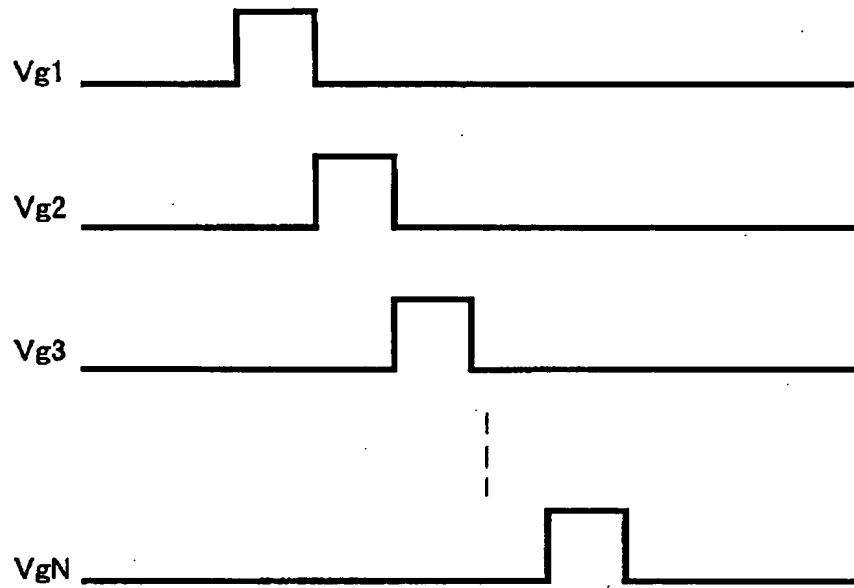
【書類名】 図面

【図1】

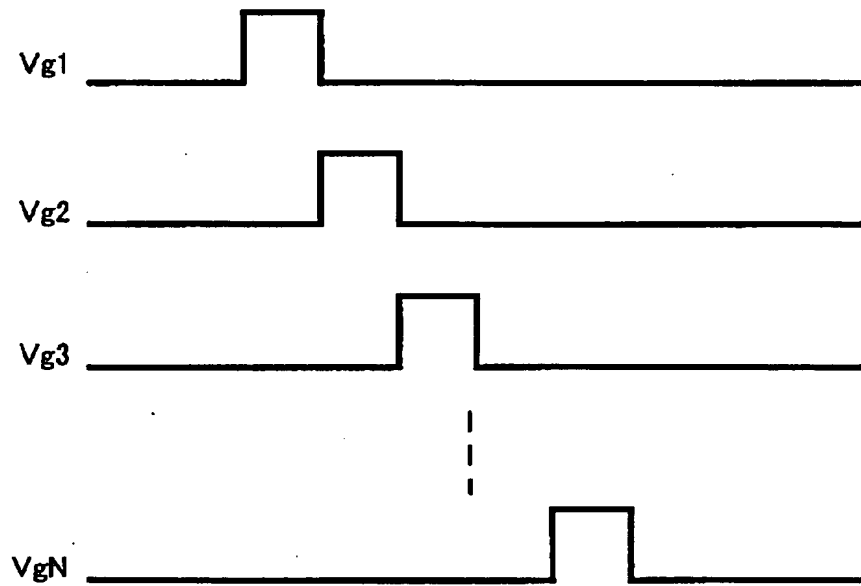


【図 2】

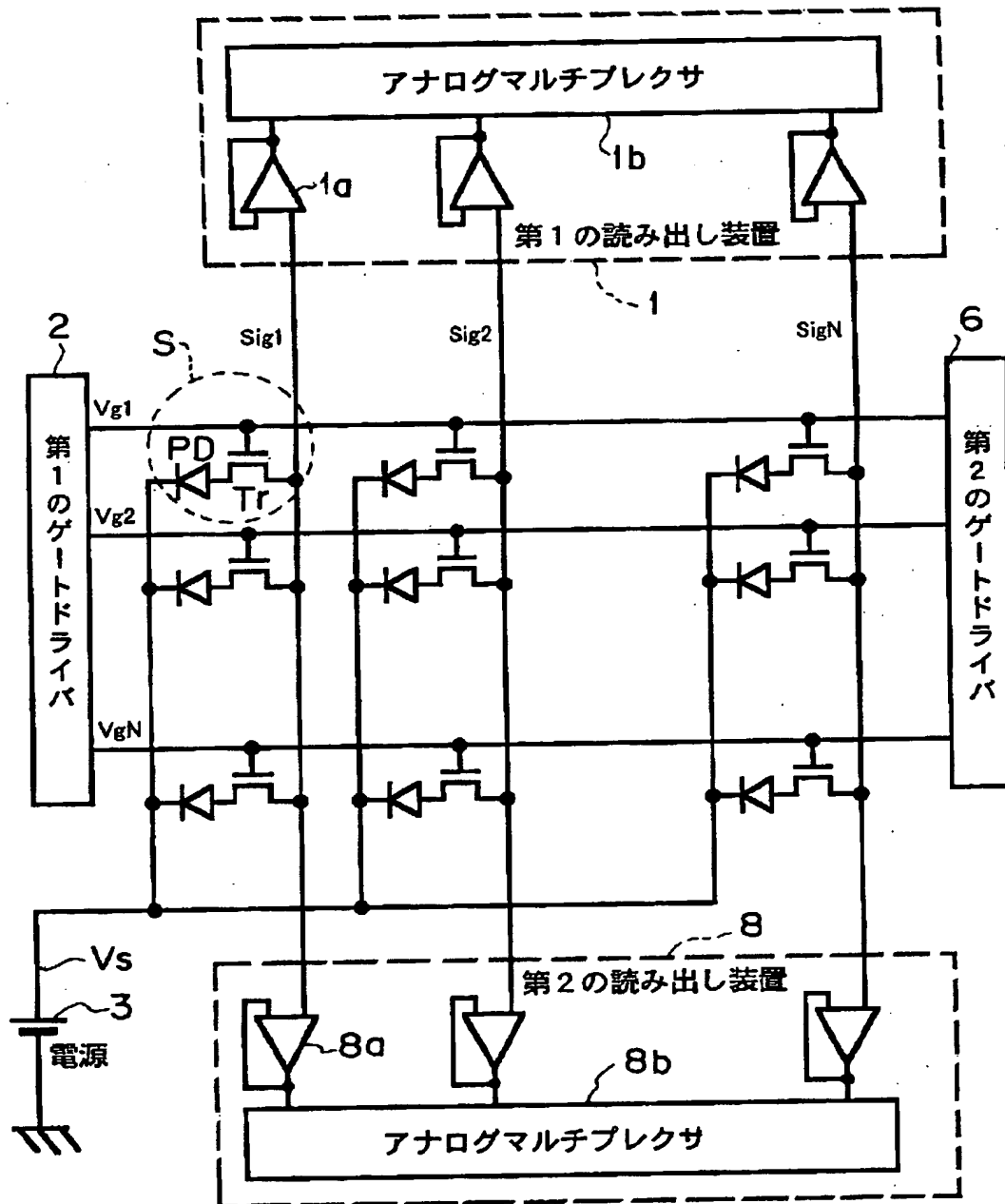
(a) 第 1 のゲートドライバの波形



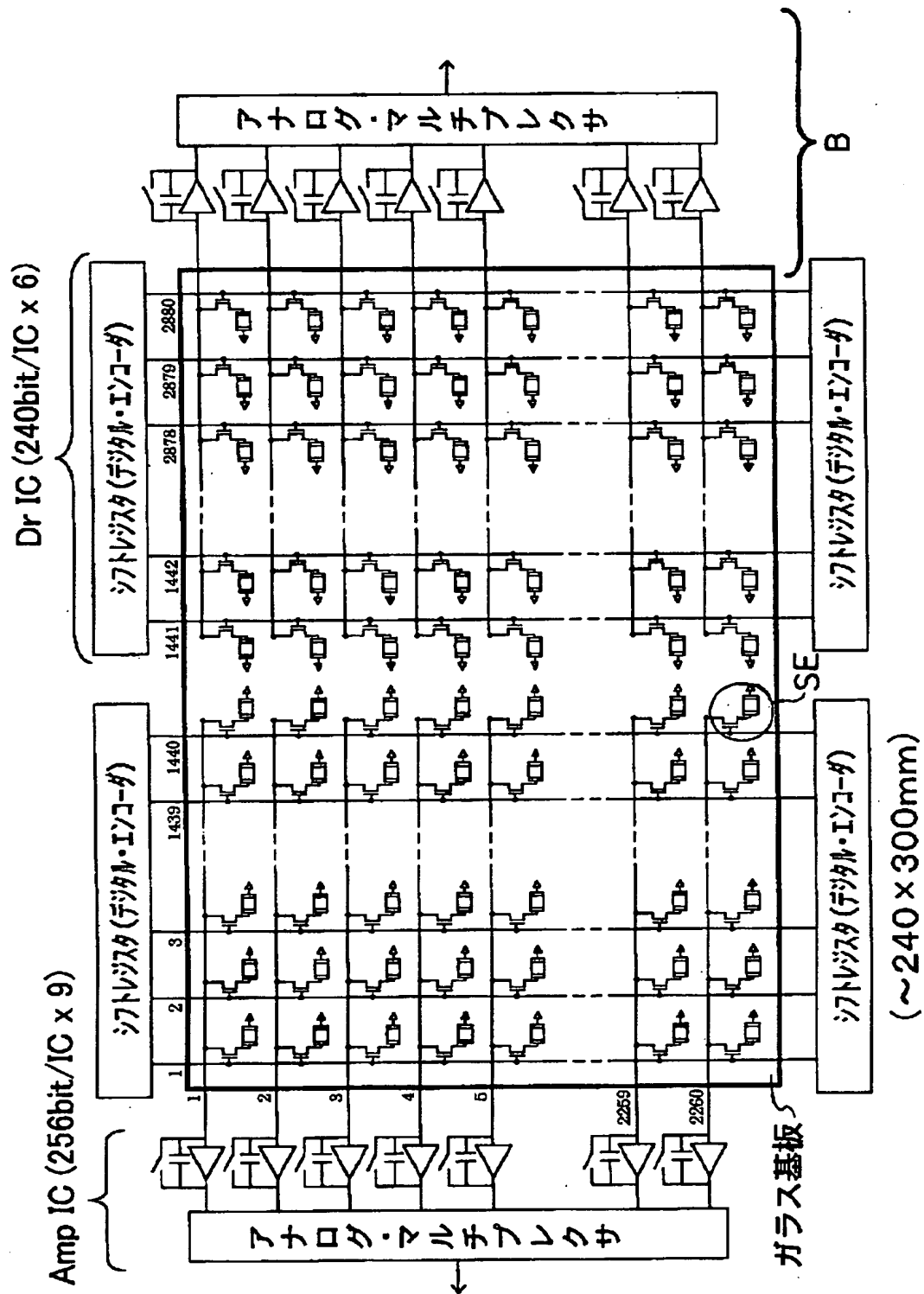
(b) 第 2 のゲートドライバの波形



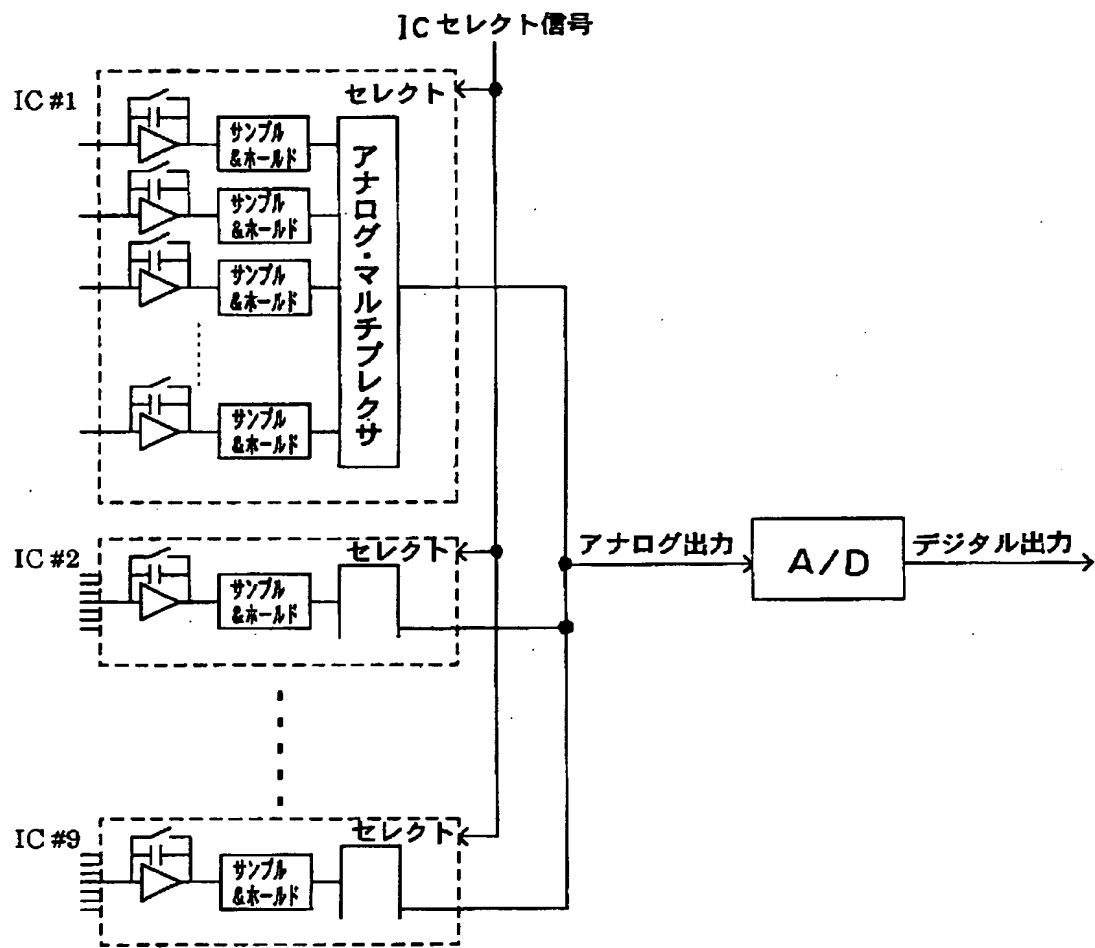
【図 3】



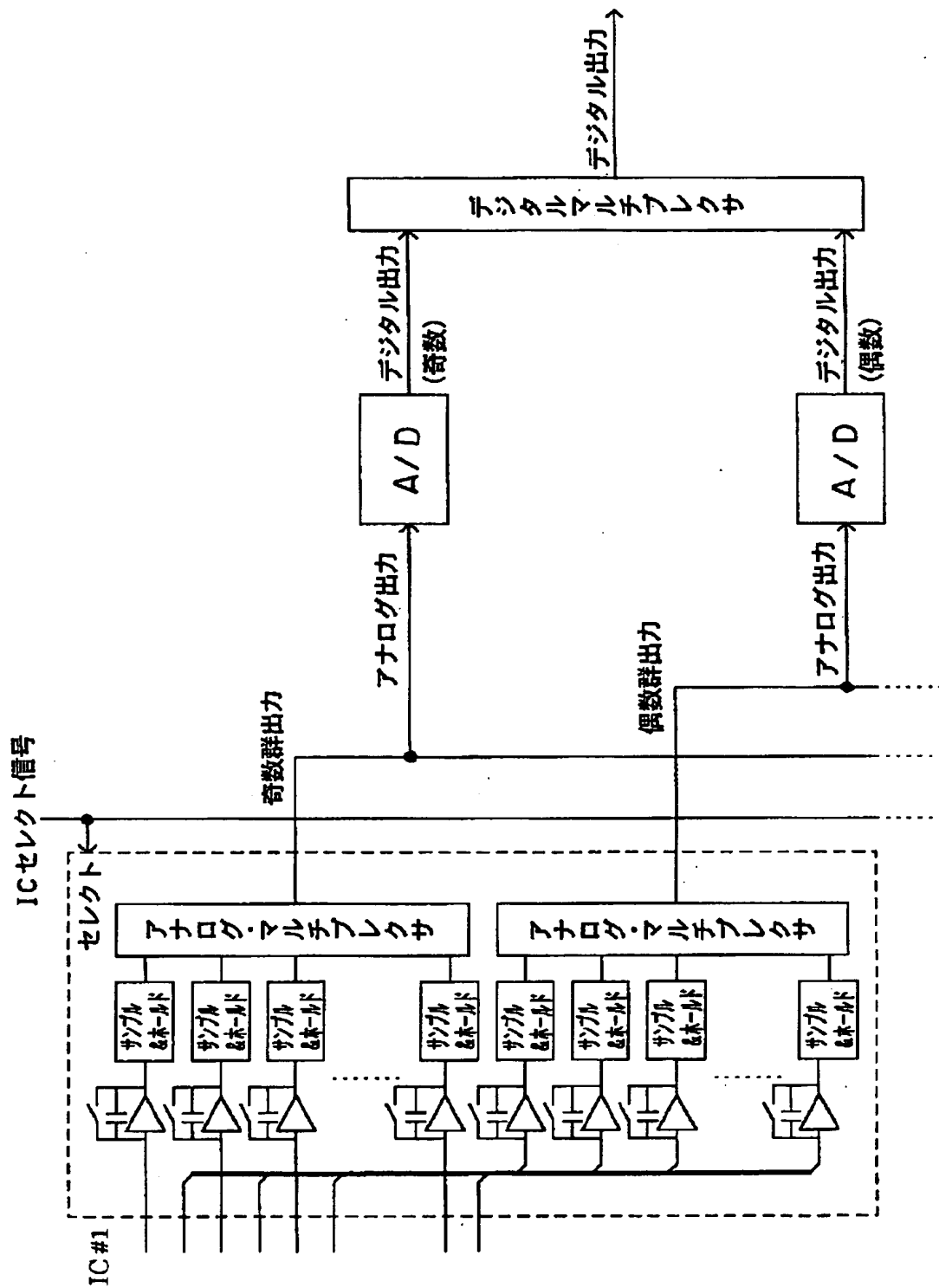
【図 4】



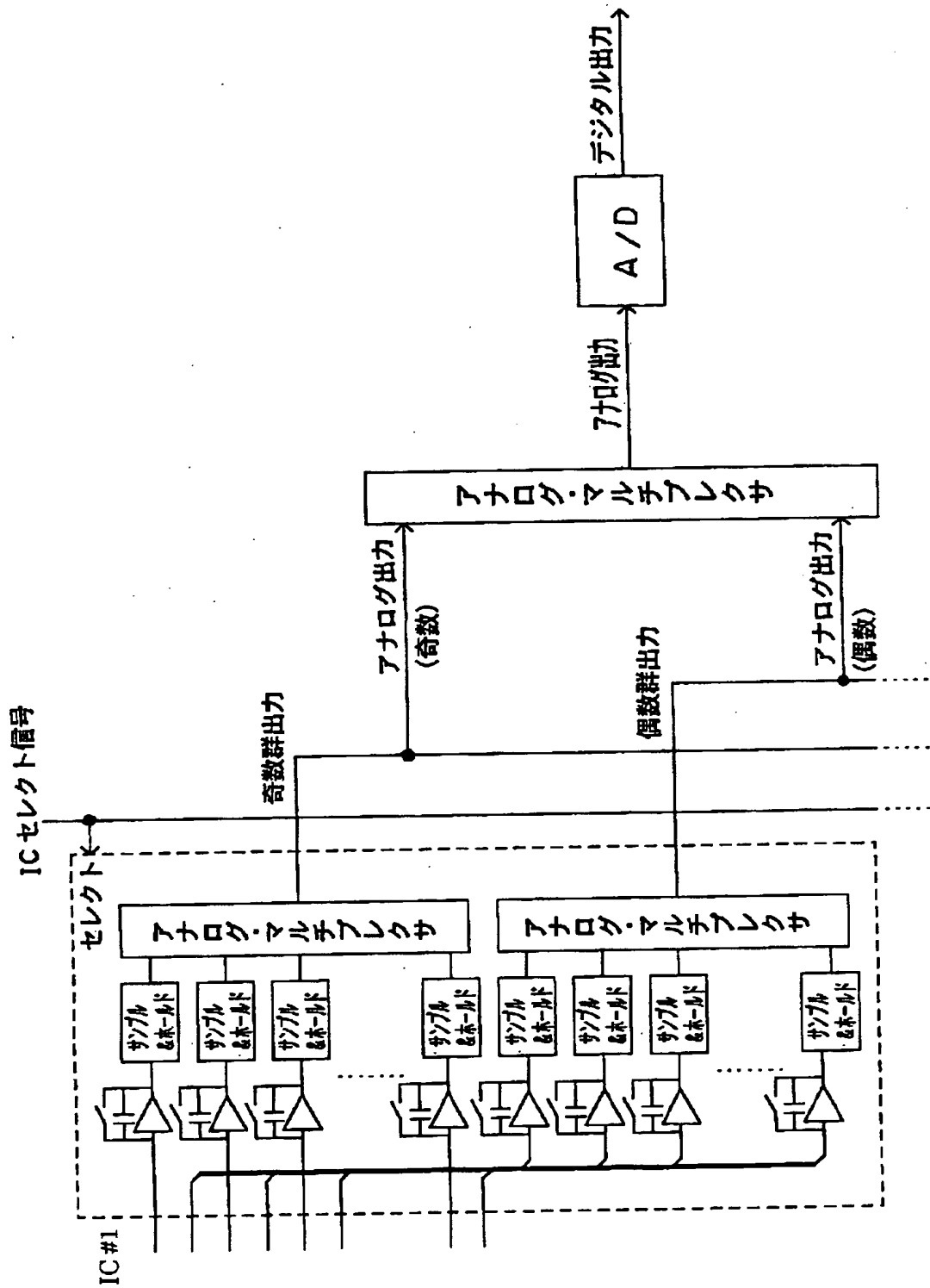
【図 5】



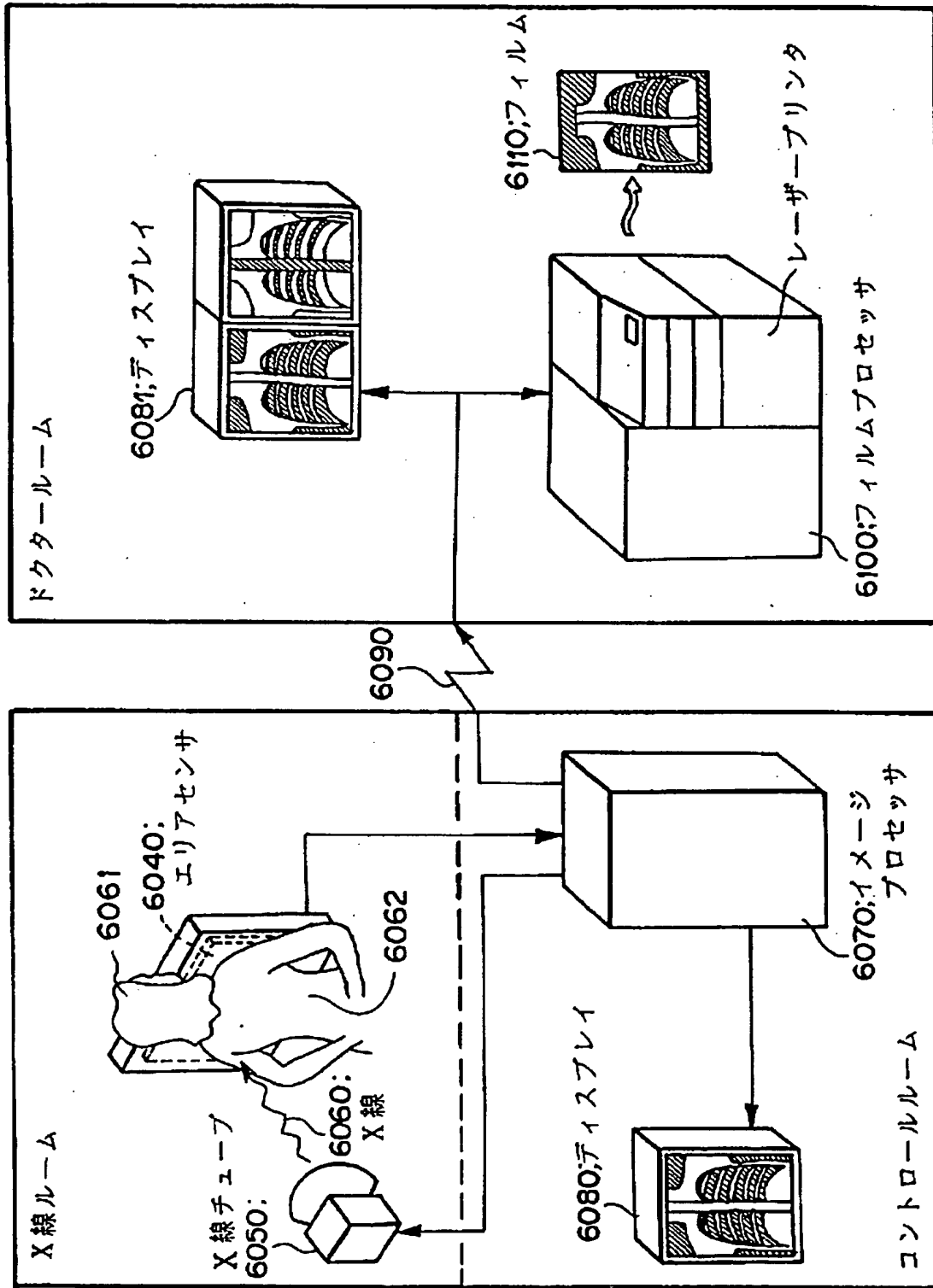
【図 6】



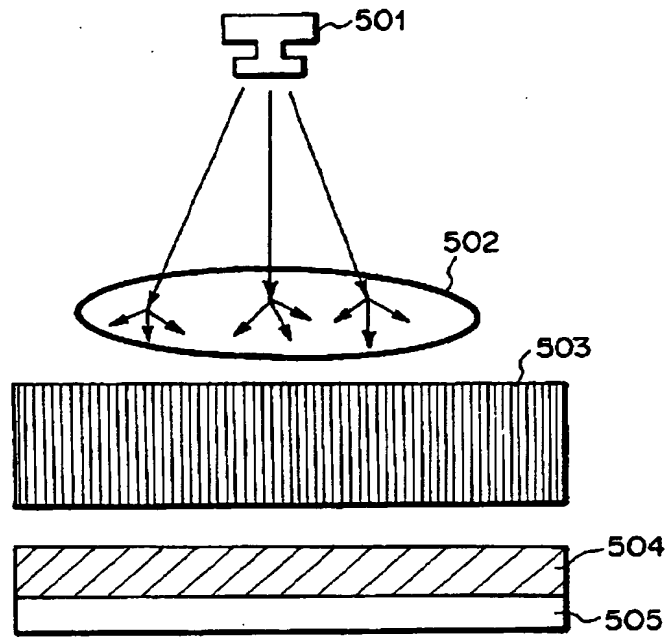
【図 7】



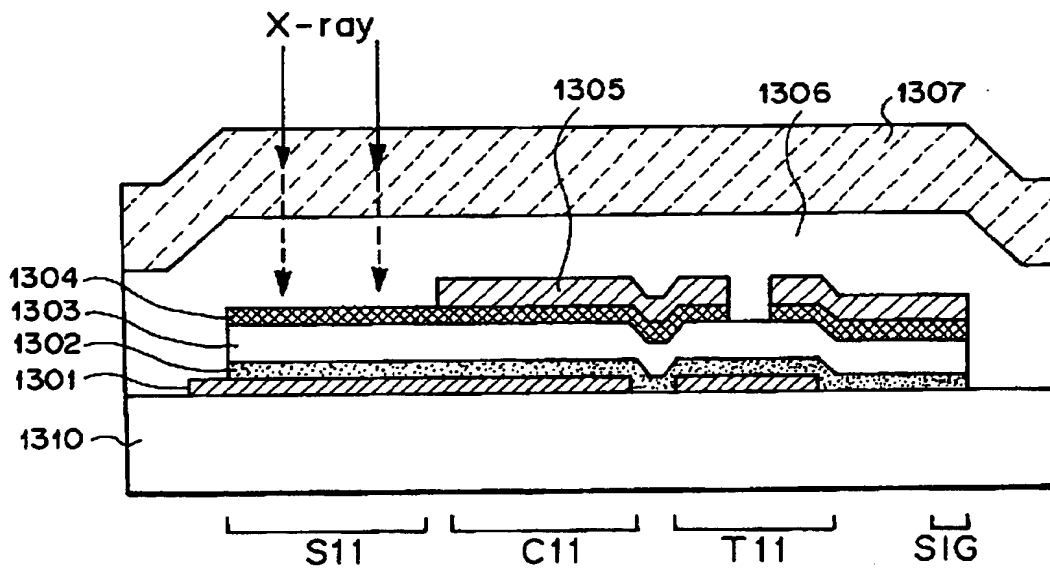
【図 8】



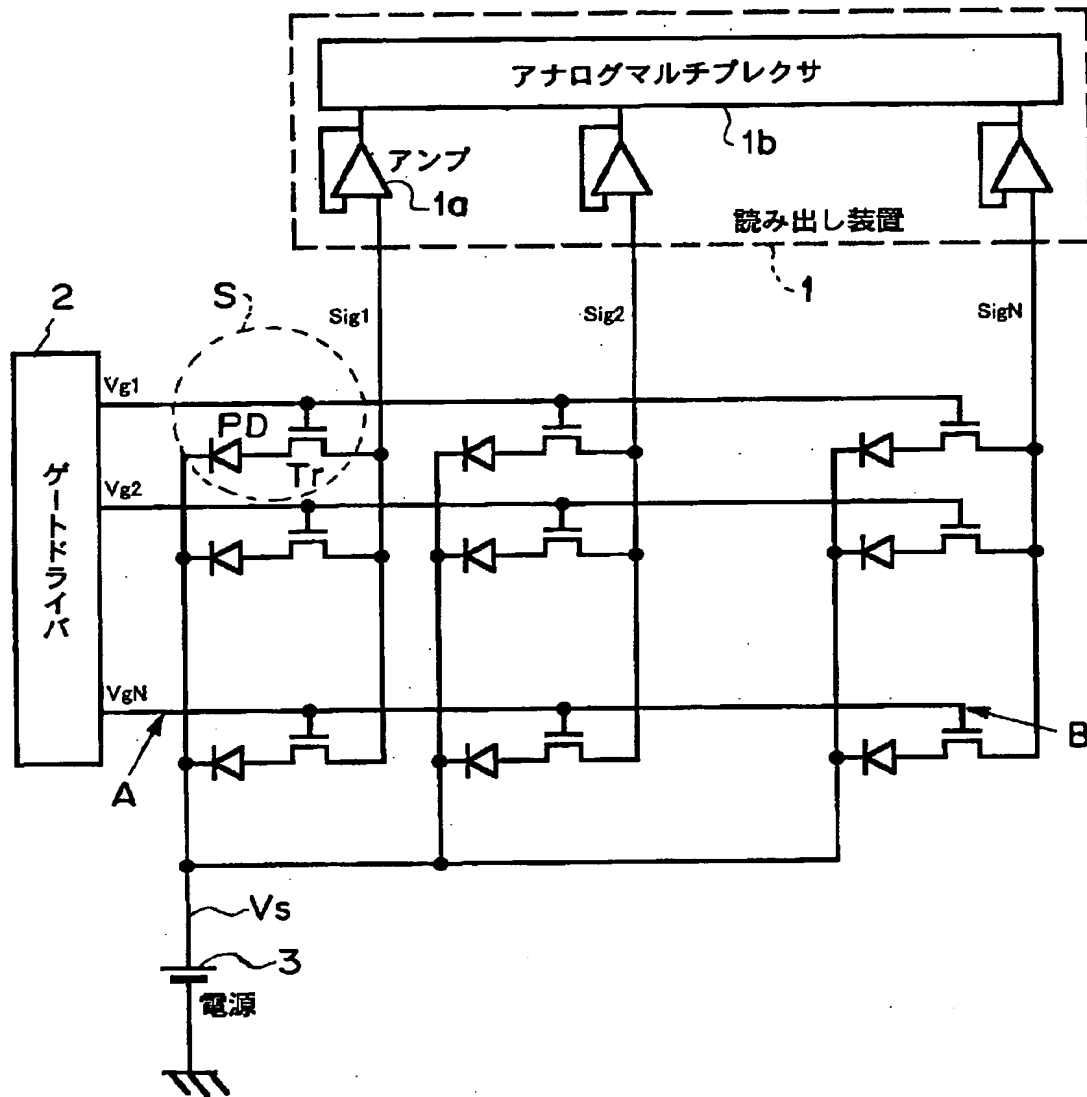
【図 9】



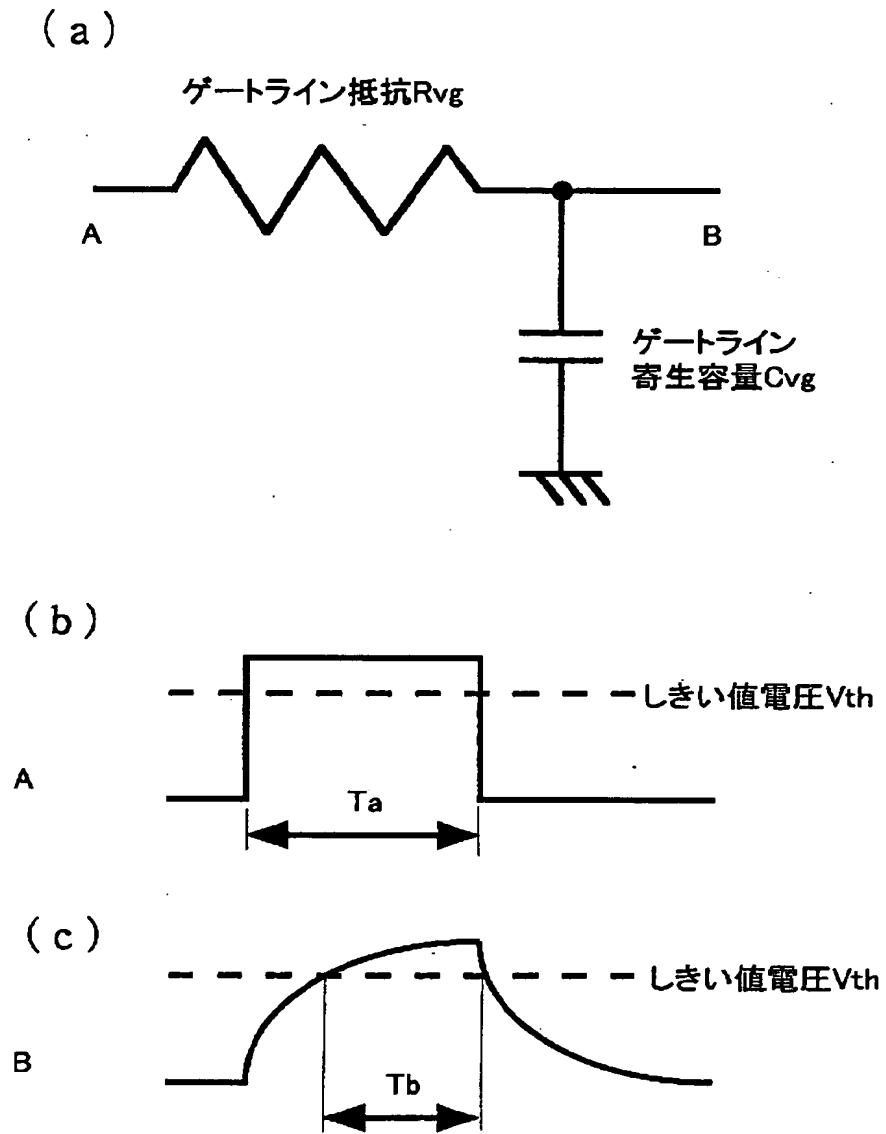
【図 1 0】



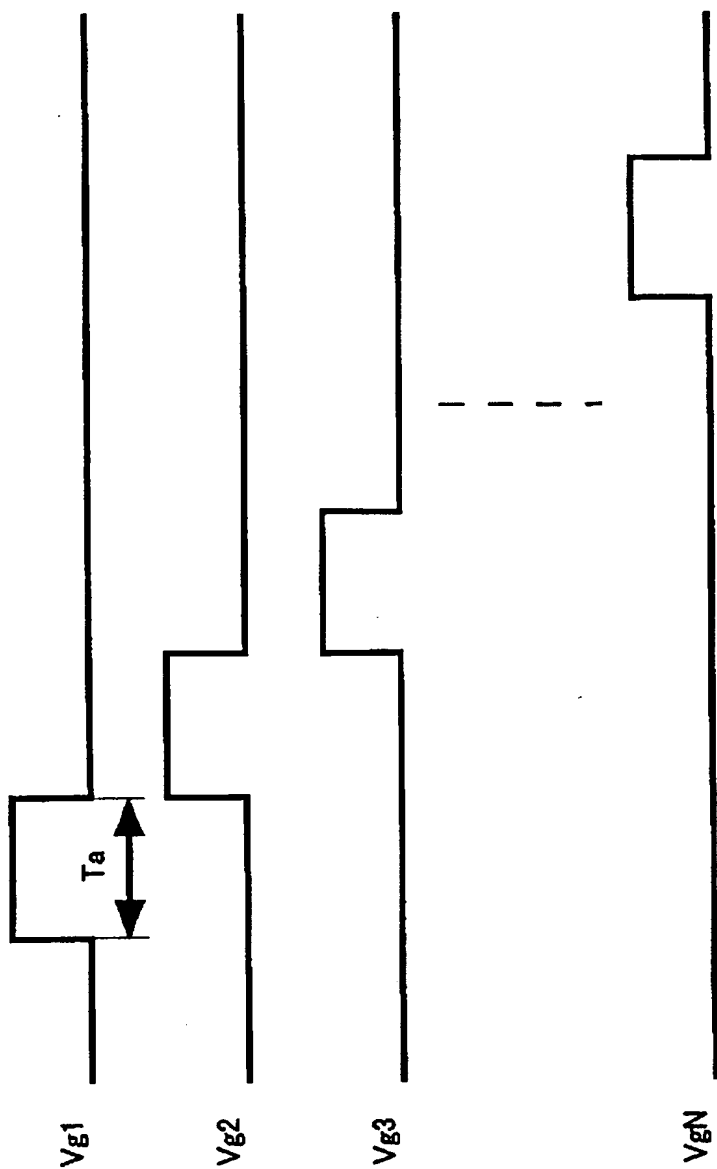
【図 1 1】



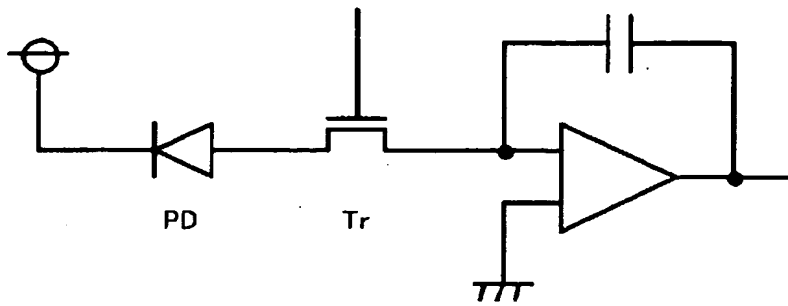
【図 1 2】



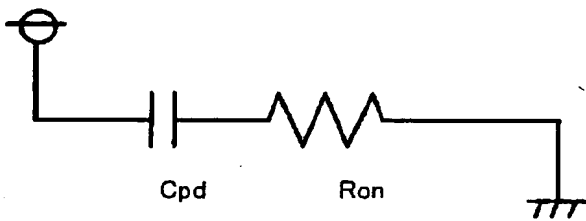
【図 1 3】



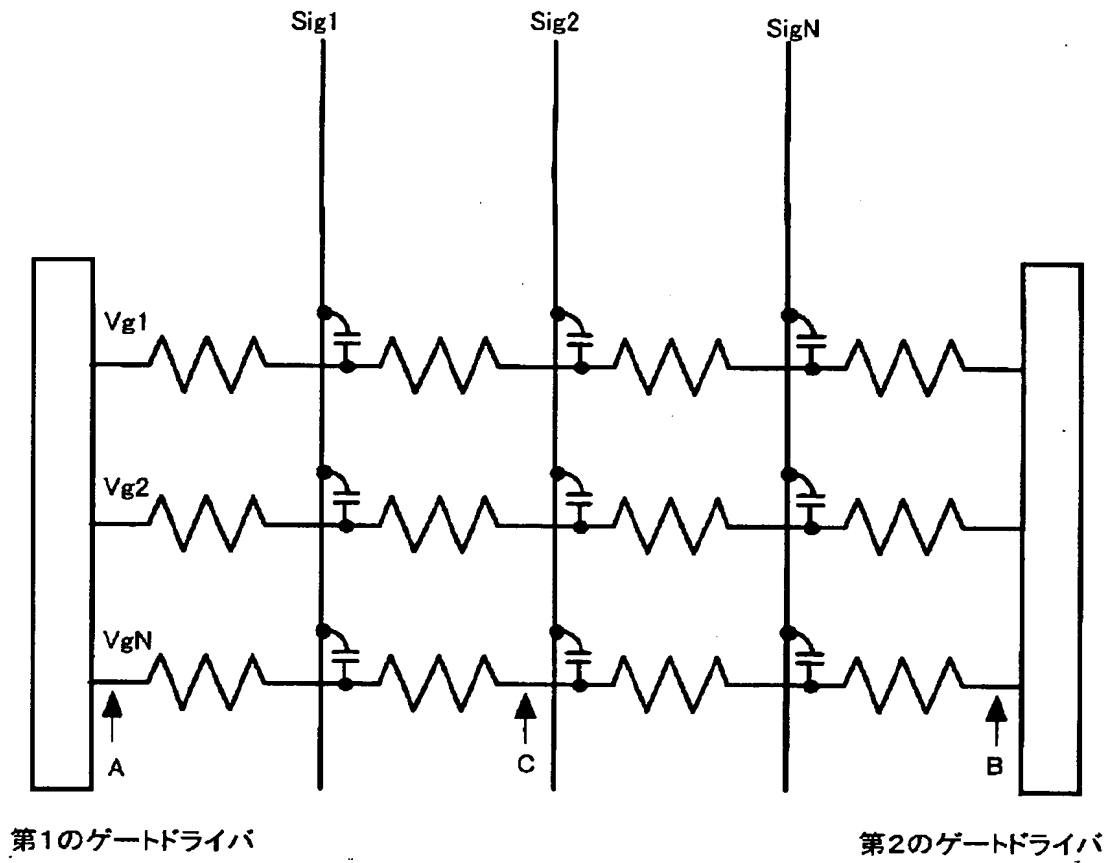
【図 1 4】



【図 1 5】



【図 1 6】



【書類名】 要約書

【要約】

【課題】 断線による不具合が無く、高速で駆動可能とする。

【解決手段】 それぞれスイッチング素子 T_r を有する複数の画素 S を2次元的に配置し、一方向に配列されたスイッチング素子に接続される複数の共通線 $V_{g1} \sim V_{gN}$ を有し、共通線に制御信号を印加してスイッチング素子の駆動を行う半導体装置において、共通線には制御信号を印加する複数の駆動手段2, 6が接続されている。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2000-379144
受付番号	50001608973
書類名	特許願
担当官	第五担当上席 0094
作成日	平成 12 年 12 月 18 日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000001007
【住所又は居所】	東京都大田区下丸子 3 丁目 30 番 2 号
【氏名又は名称】	キヤノン株式会社

【代理人】

申請人	
【識別番号】	100065385
【住所又は居所】	東京都港区虎ノ門五丁目 13 番 1 号 虎ノ門 40 森ビル 山下国際特許事務所
【氏名又は名称】	山下 穰平

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都大田区下丸子3丁目30番2号
氏 名	キャノン株式会社